

特開平6-52691

(43)公開日 平成6年(1994)2月25日

(51)Int. Cl.⁵

G11C 16/06

識別記号

庁内整理番号

FI

技術表示箇所

8741-5 L

G11C 17/00

309 A

審査請求 未請求 請求項の数4

(全12頁)

(21)出願番号 特願平4-203649

(22)出願日 平成4年(1992)7月30日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 上田 国生

東京都青梅市末広町2丁目9番地 株式会社

東芝青梅工場内

(72)発明者 坂本 広幸

東京都青梅市末広町2丁目9番地 株式会社

東芝青梅工場内

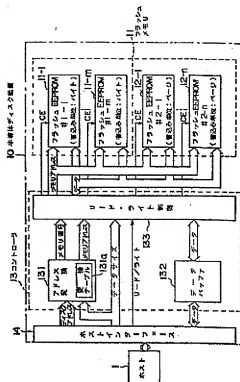
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】半導体ディスク装置

(57)【要約】

【目的】フラッシュEEPROMを使用した半導体ディスク装置の寿命向上を図る。

【構成】書き込み単位が互いに異なる2種類のフラッシュEEPROMチップ11-1～11-m、12-1～12-nが混在されており、それらフラッシュEEPROMチップが書き込みデータのデータサイズに応じて選択的に使用される。したがって、書き込みデータのデータサイズから、書き込み単位の異なる複数種のフラッシュEEPROMチップ11-1～11-m、12-1～12-nの中から最も適したチップを選び書き込みを行うことができ、消去回数に限界のあるフラッシュEEPROMを有効に利用して動作速度の低下を招かず装置全体としての寿命を延ばすことが可能となる。



【特許請求の範囲】

【請求項1】 フラッシュEEPROMを備えた半導体ディスク装置において、書き込み単位が互いに異なる複数種のフラッシュEEPROMチップと、

これらフラッシュEEPROMチップをリード/ライトアクセスするメモリアクセス手段と、

書き込みデータのデータサイズに応じてライトアクセス対象のフラッシュEEPROMチップが切り替えられるように、前記メモリアクセス手段のアクセス先を制御するアクセス先制御手段とを具備することを特徴とする半導体ディスク装置。

【請求項2】 前記複数種のフラッシュEEPROMチップには、第1の書き込み単位を有する第1のフラッシュEEPROMチップと、前記第1の書き込み単位よりも小さい第2の書き込み単位を有する第2のフラッシュEEPROMチップとを含んでいることを特徴とする請求項1記載の半導体ディスク装置。

【請求項3】 前記アクセス先制御手段は、前記書き込みデータのデータサイズが前記第1の書き込み単位よりも小さいか否かを検出する検出手段を含み、前記第1の書き込み単位よりもデータサイズの小さい書き込みデータについては前記第2のフラッシュEEPROMチップに書き込まれ、前記第1の書き込み単位以上のデータサイズを持つ書き込みデータについては前記第1のフラッシュEEPROMチップに書き込まれるように、前記検出手段の検出結果に応じて前記メモリアクセス手段のアクセス先を制御することを特徴とする請求項2記載の半導体ディスク装置。

【請求項4】 フラッシュEEPROMを備えた半導体ディスク装置において、第1の書き込み単位を有する第1のフラッシュEEPROMチップ、および前記第1の書き込み単位よりも小さい第2の書き込み単位を有する第2のフラッシュEEPROMチップを有するフラッシュEEPROMチップ群と、

これらフラッシュEEPROMチップをリード/ライトアクセスするメモリアクセス手段と、

ユーザデータが前記第1のフラッシュEEPROMチップに書き込まれ、そのユーザデータの格納位置を管理するための管理情報が前記第2のフラッシュEEPROMチップに書き込まれるように、書き込みデータの種類に応じて前記メモリアクセス手段によるライトアクセス対象のフラッシュEEPROMチップを切り替える手段とを具備することを特徴とする半導体ディスク装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、電気的に一括消去の可能な不揮発メモリであるフラッシュEEPROMを備えた半導体ディスク装置に関する。

【0002】

【従来の技術】 従来のワークステーションやパーソナルコンピュータ等の情報処理装置の多くは、記憶装置として磁気ディスク装置を用いていた。磁気ディスク装置は、記録の信頼性が高い、ビット単価が安いなどの利点がある反面、装置のサイズが大きい、物理的な衝撃に弱いなどの欠点を持つ。

【0003】 すなわち、磁気ディスク装置は、磁気ヘッドを回転ディスク表面に走らせることによって、データを回転ディスク上に磁気的に書き込み、あるいはそれを読み出すという動作原理である。この回転ディスクや磁気ヘッドといった機械的な可動部分は、装置に物理的な衝撃が与えられることによって当然誤動作や故障が発生する恐れがある。またそのような機械的な可動部を必要とする事が、装置全体のサイズを小さくする障害となっている。

【0004】 このため、磁気ディスク装置は、机上に固定して使用するデスクトップタイプのコンピュータで用いるにはあまり支障とらないが、持ち運び可能で小型なラップトップコンピュータやノートブックコンピュータにおいては、これらの欠点は大きな問題となる。

【0005】 そこで、近年、装置のサイズが小さく物理的な衝撃にも強いシリコンディスク装置に注目が集まっている。シリコンディスク装置とは、電気的に一括消去が可能な不揮発メモリであるフラッシュEEPROMを、従来の磁気ディスク装置と同様にパーソナルコンピュータなどの2次記憶装置として用いるものである。このシリコンディスク装置には、磁気ディスク装置のような機械的な可動部分がないため、物理的な衝撃による誤動作や故障は発生しにくい。また、装置としてのサイズも小さくなる等の利点がある。

【0006】 しかし、このシリコンディスク装置の構成要素であるフラッシュメモリは、同一のセル（ビット）にデータの書き込みと消去を繰り返すことによって、そのセルの記録の信頼性が劣化してゆくと、その回数には限界がある。通常、フラッシュEEPROMの書き込み/消去可能回数は、10の5乗程度以下のオーダーで、この数字はシリコンディスク装置を磁気ディスク装置などと同様にコンピュータの記憶装置として用いるには、必ずしも充分な値とはいえない。

【0007】 また、フラッシュEEPROMはその製品種ごとに、書き込みや消去を行う際に扱うデータの最低単位が定められており、少量のデータの書き込みや消去を必要とする場合でも、必ずその最低単位分のデータをまとめて扱わなくてはならない。その結果無駄に書き込みや消去を行うセルが出てくるため、信頼性の劣化も早まる。これらのことから、フラッシュEEPROMにデータの書き込みや消去を行う際には、必要最低限の範囲で行うことを考えなければならない。

【0008】 しかし一方、書き込みや消去単位の小さい

種類のフラッシュEEPROMは、それらの単位の大
きいフラッシュメモリに比べて、同容量で比較すると一般
にデータ書替えにかかる時間が長い（製品種によっても
異なるが、ある実際の例では前者が数秒かかるのに対し
後者は10msと、100倍のオーダーの開きがある）
という欠点がある。これは、例えば、書き込みや消去単
位の小さい種類のフラッシュEEPROMにサイズの大き
いデータを書き込む場合には、書き込みや消去を繰り
返し行なう必要が生じるためである。したがって、シリ
コンディスク装置を前者のタイプのフラッシュEEPROM
のみで構成することは、動作速度の点で得策とはい
えない。

【0009】

【発明が解決しようとする課題】従来では、書き込み単
位の大きいフラッシュEEPROMを使用すると、無駄
に書き込みを行うセルが出てくるために信頼性の劣化が
早まり、また書き込み単位の小さいフラッシュEEPROM
を使用すると書き込みに要する時間が長くなる欠点
があった。

【0010】この発明はこのような点に鑑みてなされた
もので、書き込み単位の異なる複数種のフラッシュEEPROM
を書き込みデータのデータサイズや種類に応じて
選択的に使用できるようにし、高速動作が可能でしか
も装置全体としての寿命を長くすることができる半導
体ディスク装置を提供することを目的とする。

【0011】

【課題を解決するための手段および作用】この発明は、
フラッシュEEPROMを備えた半導体ディスク装置に
おいて、書き込み単位が互いに異なる複数種のフラッ
シュEEPROMチップと、これらフラッシュEEPROM
チップをリード/ライトアクセスするメモリアクセス
手段と、書き込みデータのデータサイズに応じてライ
トアクセス対象のフラッシュEEPROMチップが切り替
えられるように、前記メモリアクセス手段のアクセス先
を制御するアクセス先制御手段とを具備することを特徴
とする。

【0012】この半導体ディスク装置においては、書き
込み単位が互いに異なる複数種のフラッシュEEPROM
チップが混在されており、それらフラッシュEEPROM
チップが書き込みデータのデータサイズに応じて選
択的に使用される。したがって、書き込みデータのデー
タサイズから、書き込み単位の異なる複数種のフラッ
シュEEPROMチップの中から最も適したチップを選び
書き込みを行うことができ、消去回数に限界のあるフラ
ッシュEEPROMを有効に利用して動作速度の低下を
招かず装置全体としての寿命を延ばすことが可能とな
る。

【0013】

【実施例】以下、図面を参照してこの発明の実施例を説
明する。

【0014】図1にはこの発明の一実施例に係る半導
体ディスク装置の構成が示されている。この半導体ディ
スク装置10は、ハードディスク装置やフロッピーディ
スク装置の代替としてパーソナルコンピュータの2次記
憶装置として使用されるものであり、例えば、PCMC
IAインターフェース、またはIDEインターフェース
を有する。この半導体ディスク装置10は、データ記憶
用素子としてフラッシュメモリ群11を備えている。こ
のフラッシュメモリ群11は、複数のフラッシュEEP
ROMチップ11-1~11-m、12-1~12-n
から構成されている。

【0015】これらフラッシュEEPROMチップ11
-1~11-m、12-1~12-nにおいては、書き
込みや消去を行う際に扱うデータ量に最低単位が定まっ
ており、その単位分のデータが一括して扱われる。こ
こでは、一例として、フラッシュEEPROM11-1~
11-mは1バイト単位で書き込みを行える種類とし、
フラッシュメモリ12-1~12-nは512バイトか
ら成るページ単位でしか書き込みを行えない種類である
場合を想定する。この場合、1バイト単位で書き込みを
行える種類のフラッシュEEPROMとしては例えばN
OR型のフラッシュEEPROMを使用することが好ま
しく、また512バイト単位で書き込みを行える種類の
フラッシュEEPROMとしてはNAND型のフラッ
シュEEPROMを使用することが好ましい。

【0016】また、この半導体ディスク装置10は、コ
ントローラ13、およびホストインターフェース14を
備えている。コントローラ13は、ホストインターフェ
ース14を介してホストCPU1から供給されるディ
スクアクセス要求に応じて、フラッシュEEPROMチ
ップ11-1~11-m、12-1~12-nをアクセス
制御する。ホストインターフェース13は、ホストシ
ステムバスに接続可能なハードディスク装置と同様に例
えIDEインターフェースに準拠した40ピンのピン配
置、またはICカードスロットに装着可能なICカード
と同様に例えばPCMCIAインターフェースに準拠し
た68ピンのピン配置を有している。

【0017】コントローラ13は、アドレス変換回路1
31、データバッファ132、およびリード・ライト制
御回路133から構成されている。アドレス変換回路1
31は、ホストCPU1から供給されるディスクアクセ
スのためのアドレスをフラッシュメモリ群11をアクセ
スするためのアドレスに変換する。このアドレス変換回
路131には、ホストCPU1から送られてきたコマ
ンドに含まれるアクセスすべきドライブ番号、ヘッド番
号、シリンダ番号、セクタ番号などの情報と、フラッ
シュメモリ群11のフラッシュメモリ番号やその中のメ
モリアドレスとの対応関係が定義されたアドレス変換テ
ーブル131aが設けられている。このアドレス変換テ
ーブル131aの具体的な構成については、図5および図

6を参照して後述する。

【0018】データバッファ132は、ホストCPU1から送られてきた書き込みデータやフラッシュメモリ群11からの読み出しデータを一時的に保持する。リード・ライト制御回路133は、フラッシュメモリ群11におけるフラッシュEEPROM11-1~11-m、12-1~12-nの選択、およびその選択したフラッシュEEPROMに対するデータのリード/ライト制御等を行なう。この場合、リード・ライト制御回路133は、アドレス変換回路131から出力されるメモリ番号10に対応するフラッシュEEPROMを選択するために、フラッシュEEPROM11-1~11-m、12-1~12-nにアクティブステートのチップイネーブル信号CEを選択的に供給する。また、リード・ライト制御回路133は、アドレス変換回路131から出力されるメモリアドレスを先頭アドレスとして発生し、そしてホストCPU1から送られてきたデータサイズ分のデータリード/ライト動作が実行されるように、その先頭アドレスを順次カウントアップする。リード動作/ライト動作の切り替えは、ホストCPU1から送られてきたコマンドに合まれるリード/ライト指示情報によって制御される。

【0019】さらに、リード・ライト制御回路133は、書き込みデータのデータサイズが512バイトよりも小さいか否かに応じて、フラッシュEEPROMチップ11-1~11-mと、フラッシュEEPROMチップ12-1~12-nの2つのチップグループの一方を選択する。この場合、リード・ライト制御回路133は、書き込みデータのデータサイズが512バイトよりも小さい際には、その書き込みデータをフラッシュEEPROMチップ11-1~11-mの1つに書き込み、また512バイト以上の書き込みデータについてはフラッシュEEPROMチップ12-1~12-nに書き込みを行なう。次に、図2および図3を参照して、フラッシュEEPROM11-1~11-m、12-1~12-nそれぞれ

の書き込み単位/消去単位を説明する。【0020】図2には、フラッシュEEPROM11-1の書き込み単位/消去単位が示されている。図示のように、フラッシュEEPROM11-1は、その消去ブロックのサイズが例えば4Kバイトであり、その4Kバイトの各消去ブロック内では1バイト単位で書き込みが実行されるように構成されている。このフラッシュEEPROM11-1においては、例えば、第1の消去ブロックを一旦消去した後に

においては、1バイト単位のデータ書き込みを消去動作なしで最大4K回行なうことができる。【0021】図3には、フラッシュEEPROM12-1の書き込み単位/消去単位が示されている。図示のように、フラッシュEEPROM12-1は、その消去ブロックのサイズが例えば4Kバイトであり、その4Kバ

イトの各消去ブロック内では512バイト単位で書き込みが実行されるように構成されている。このフラッシュEEPROM12-1においては、例えば、第1の消去ブロックを一旦消去した後ににおいては、512バイト単位のデータ書き込みを消去動作なしで最大8回行なうことができる。次に、図4を参照して、アドレス変換回路131の具体的構成の一例を説明する。

【0022】図示のように、変換テーブル131aは、第1および第2の変換テーブル131a-1、131a-2を備えている。第1の変換テーブル131a-1は、フラッシュEEPROM11-1~11-mからなる第1チップグループを選択する際に使用される変換テーブルであり、ディスクアクセスのためのアドレスとフラッシュEEPROM11-1~11-mに割り当てられたメモリ番号およびメモリアドレスとの対応が定義されている。また、第2の変換テーブル131a-2は、フラッシュEEPROM12-1~12-nからなる第2チップグループを選択する際に使用される変換テーブルであり、ディスクアクセスのためのアドレスとフラッシュEEPROM12-1~12-nに割り当てられたメモリ番号およびメモリアドレスとの対応が定義されている。

【0023】これら第1および第2の変換テーブル131a-1、131a-2のどちらを使用するかは、テーブル選択回路132によって決定される。すなわち、テーブル選択回路132は、データサイズが512バイトよりも小さい場合にはフラッシュEEPROM11-1~11-mが使用されるように変換テーブル131a-1を選択し、データサイズが512バイト以上の場合にはフラッシュEEPROM12-1~12-nが使用されるように変換テーブル131a-2を選択する。次に、図5および図6を参照して、変換テーブル131a-1、131a-2の具体的構成例を説明する。

【0024】図5には、変換テーブル131a-1に定義されるディスクアドレス（HDアドレス）とフラッシュアドレス（Flashアドレス）の対応の一例が示されている。前述したように、ホストCPU1からのディスクアドレスはドライブ番号、ヘッド番号、シリンダ番号、セクタ番号から構成されるので、それらドライブ番号、ヘッド番号、シリンダ番号、セクタ番号からなるアドレスに対応して、フラッシュEEPROM11-1~11-mを指定するためのメモリ番号とチップ内メモリアドレスが定義されている。

【0025】ここで、メモリ番号#1-1はフラッシュEEPROM11-1を示し、メモリ番号#1-nはフラッシュEEPROM11-mを示している。例えば、ホストCPU1からのディスクアドレスに対応するメモリ番号が「#1-1」の時は、リード/ライト制御回路133によってフラッシュEEPROM11-1に対応するチップイネーブル信号CEがアクティブステートに設

定される。この結果、フラッシュEEPROM11-1がアクセス可能となり、ホストCPU1からのディスクアドレスに対応するメモリアドレスによって指定される位置へのデータ書き込み、またはその位置からのデータ読み出しが実行される。同様に、ホストCPU1からのディスクアドレスに対応するメモリ番号が“#1-m”の時は、リードライト制御回路133によってフラッシュEEPROM11-mに対応するチップインーブル信号CEがアクティブステートに設定され、フラッシュEEPROM11-mがアクセスされる。

【0026】図6には、変換テーブル131a-2に定義されるディスクアドレス（HDアドレス）とフラッシュアドレス（Flashアドレス）との対応の一例が示されている。この変換テーブル131a-2においても、ドライブ番号、ヘッド番号、シリンダ番号、セクタ番号からなるディスクアドレスに対応して、フラッシュEEPROM12-1～12-nを指定するためのメモリ番号とチップ内メモリアドレスが定義されている。

【0027】ここで、メモリ番号#2-1はフラッシュEEPROM12-1を示し、メモリ番号#2-nはフラッシュEEPROM12-nを示している。例えば、ホストCPU1からのディスクアドレスに対応するメモリ番号が“#2-1”の時は、リードライト制御回路133によってフラッシュEEPROM12-1に対応するチップインーブル信号CEがアクティブステートに設定される。この結果、フラッシュEEPROM12-1がアクセス可能となり、ホストCPU1からのディスクアドレスに対応するメモリアドレスによって指定される位置へのデータ書き込み、またはその位置からのデータ読み出しが実行される。同様に、ホストCPU1からのディスクアドレスに対応するメモリ番号が“#2-n”の時は、リードライト制御回路133によってフラッシュEEPROM12-nに対応するチップインーブル信号CEがアクティブステートに設定され、フラッシュEEPROM12-nがアクセスされる。次に、図7のフローチャートを参照して、フラッシュメモリ群11のライトアクセス制御動作を説明する。

【0028】ホストCPU1からデータの書き込み要求が発生した場合、まず半導体ディスク装置10上のアクセスすべきドライブ番号、ヘッド番号、シリンダ番号、セクタ番号などのディスクアドレス情報と共に、データサイズを示す情報がホストCPU1からアドレス変換回路131に送られる。アドレス変換回路131は、そのデータサイズが512バイトよりも小さいか否かを検出し（ステップS11）、その検出結果に応じて参照する変換テーブルを決定する。

【0029】例えば、データサイズが512バイトよりも小さい場合には、アドレス変換のために前述の変換テーブル131a-1が使用され、その変換テーブル131a-1が参照されることによって、送られてきたドラ

イブ番号などの情報が、フラッシュメモリ群11のフラッシュメモリ番号やその中のアドレスに変換される（ステップS12）。そして、その変換されたメモリ番号（ここでは、#1-1、…#1-mのうちのいずれか）に対応するフラッシュEEPROM11-1～11-mの1つに対してチップインーブル信号CEが発生されて、そのフラッシュEEPROMがライトアクセスされる（ステップS13、S14）。

【0030】一方、データサイズが512バイト以上の場合には、アドレス変換のために変換テーブル131a-2が使用され、その変換テーブル131a-2が参照されることによって、送られてきたドライブ番号などの情報が、フラッシュメモリ群11のフラッシュメモリ番号やその中のアドレスに変換される（ステップS15）。そして、その変換されたメモリ番号（ここでは、#2-1、…#2-nのうちのいずれか）に対応するフラッシュEEPROM12-1～12-nの1つに対してチップインーブル信号CEが発生されて、そのフラッシュEEPROMがライトアクセスされる（ステップS16、S17）。

【0031】このようにして、データサイズが512バイトよりも小さい書き込みデータについてはその書き込み先はフラッシュEEPROM11-1～11-mに選定され、データサイズが512バイト以上の書き込みデータについてはその書き込み先はフラッシュEEPROM12-1～12-nに選定される。

【0032】一般に、コンピュータシステムにおいては、ハードディスク装置やフロッピーディスク装置等の2次記憶装置に書き込まれるデータは、大きく次の2種類に分かれる。ひとつは、ユーザが記憶させておきたいユーザデータであり、もうひとつはユーザの直接の要求とは別にファイルシステムなどによって作られる管理情報であり、その内容はファイルやディレクトリなどを管理するための情報である。ディスク装置の書き込み/読み出しの最小単位は1セクタ（512バイト、または1024バイト）であるので、ユーザデータの書き込み/読み出し際のデータサイズは小さくとも512バイト以上になるのが通常である。これに対し、管理情報については、その性質上アドレスやフラグや何かのカウンタのようなものが主な構成要素であるため、その書き換えのためのデータサイズは数バイト程度であることが通常である。また、このような管理情報は、ユーザデータに比し、そのデータ更新のためのデータ書き換え動作が頻繁に必要とされる。

【0033】このため、実際には、この半導体ディスク装置10においては、サイズは少量だが頻繁に内容を書き換える必要のある管理情報については1バイト単位で書き込みを行えるフラッシュEEPROM11-1～11-mに書き込まれ、また管理情報よりもサイズが大きく少量の書き換えをあまり頻繁に必要としないユーザデ

ータについては、EEPROM12-1~12-nに書き込まれることになる。

【0034】以上のように、この実施例においては、書き込みデータのデータサイズから、書き込み単位が1バイトと512バイトの2種類のフラッシュEEPROMの中から書き込み先のチップを選択して書き込みを行うことができるので、無駄な書き込みや消去動作の回数を減少できるように、消去回数に限界のあるフラッシュメモリ11を有効に利用して動作速度の低下を招かず、装置全体としての寿命を延ばすことが可能となる。次に、この発明の第2実施例を説明する。

【0035】図8には、第2実施例に係わる半導体ディスク装置10Aの構成が示されている。この半導体ディスク装置10Aは、特にFAT (File Allocation Table) ファイルシステムのハードディスク装置またはフロッピーディスク装置の代替として使用するに好適な構成をなすものである。

【0036】すなわち、FATファイルシステムにおいては、前述の管理情報はディスク装置内の特定の場所にまとめて記録される。つまり、書き込むデータがFATやディレクトリのような管理情報の場合と、ユーザデータの場合とでは、ホストCPU1から指定されるディスク上の書き込み位置の範囲は明確に異なり、混在はしないということである。

【0037】このため、図8に示されているように、第2実施例の半導体ディスク装置10Aにおいては、1バイトで書き込みが可能な1個のフラッシュEEPROM11-1と、512バイトで書き込みが可能な複数個のフラッシュEEPROM12-1~12-nとによってフラッシュメモリ群11Aを構成すると共に、フラッシュEEPROM11-1には管理情報の書き込みセクタ位置に対応するアドレスを割り当て、またユーザデータの書き込みセクタ位置に対応するアドレスはフラッシュEEPROM12-1~12-nに割り当てられるようにアドレス変換回路131Aを構成している。図9には、アドレス変換回路131Aに設けられている変換テーブル131bの構成の一例が示されている。

【0038】この変換テーブル131bには、管理情報を書き込むためのディスク上のFAT領域がフラッシュEEPROM11-1に、ユーザデータ領域がフラッシュEEPROM12-1~12-nに割り当てられるように、ドライブ番号、ヘッド番号、シリンダ番号、セクタ番号からなるディスクアドレスとメモリ番号とチップ内メモリアドレスからなるフラッシュメモリアドレスとが定義されている。

【0039】ここで、メモリ番号#1はフラッシュEEPROM11-1を示し、また、メモリ番号#2-1はフラッシュEEPROM12-1、メモリ番号#2-nはフラッシュEEPROM12-nを示している。FAT領域をアクセスする際には、ホストCPU1からのデ

ィスクアドレスに対応するメモリ番号は常に「#1」となる。この結果、リードライト制御回路133によってフラッシュEEPROM11-1に対応するチップインーブル信号CEがアクティブステートに設定され、管理情報のリード/ライトがフラッシュEEPROM11-1に対して実行される。また、ユーザデータ領域をアクセスする際には、ホストCPU1からのディスクアドレスに対応するメモリ番号は常に「#2-1」以降の値となる。この結果、リードライト制御回路133によってフラッシュEEPROM11-1に対応するチップインーブル信号CEがアクティブステートに設定され、ユーザデータのリード/ライトがフラッシュEEPROM12-1~12-nに対して実行される。次に、図10のフローチャートを参照して、第2実施例におけるフラッシュメモリ群11Aのライトアクセス制御動作を説明する。

【0040】ホストCPU1からデータの書き込み要求が発生した場合、まず半導体ディスク装置10上のアクセスすべきドライブ番号、ヘッド番号、シリンダ番号、セクタ番号などのディスクアドレス情報がホストCPU1からアドレス変換回路131Aに送られる。アドレス変換回路131Aは、変換テーブル131bを参照して、ドライブ番号、ヘッド番号、シリンダ番号、セクタ番号などからなるディスクアドレスをフラッシュメモリアドレスに変換して、メモリ番号が「#1」か否かを検出する(ステップS21, S22)。

【0041】メモリ番号が「#1」の場合、つまり書き込み先がFAT領域である場合には、その変換されたメモリ番号#1に対応するフラッシュEEPROM11-1に対してチップインーブル信号CEが発生されて、そのフラッシュEEPROM11-1がライトアクセスされる(ステップS23, S24)。

【0042】一方、メモリ番号が「#1」ではない場合、つまり書き込み先がユーザデータ領域である場合には、その変換されたメモリ番号(ここでは、#2-1、…#2-nのうちのいずれか)に対応するフラッシュEEPROM12-1~12-nの1つに対してチップインーブル信号CEが発生されて、そのフラッシュEEPROMがライトアクセスされる(ステップS25, S26)。

【0043】以上のように、この第2実施例においても、書き込み単位が1バイトと512バイトの2種類のフラッシュEEPROMの中から最適なチップを選択して書き込みを行うことができるので、無駄な書き込みや消去動作の回数を減少できるように、消去回数に限界のあるフラッシュメモリ11を有効に利用して動作速度の低下を招かず、装置全体としての寿命を延ばすことが可能となる。

【0044】尚、以上の説明に於いては、フラッシュEEPROMの扱えるデータの最低単位について具体的な

数字を示しているが、これらは必ずしもこの数字通りでなくとも構わない。例えば、データ書き込み単位が 256 バイトのフラッシュ EEPROM とデータ書き込み単位が 512 バイトのフラッシュ EEPROM とを混在せしめ、256 バイトのフラッシュ EEPROM にデータサイズが小さく書替え頻度の高い管理情報を書き込み、512 バイトのフラッシュ EEPROM にユーザデータを書き込むように構成しても良い。また、半導体ディスク装置に装備するフラッシュ EEPROM チップの書き込み単位の種類や個数、複数でさえあればいくつであってもよい。

【0045】

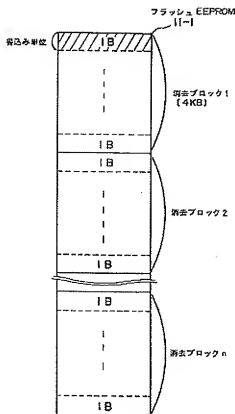
【発明の効果】以上詳記したようにこの発明によれば、書き込み単位の異なる複数種のフラッシュ EEPROM を書き込みデータのデータサイズや種類に応じて選択的に使用できるようになり、高速動作が可能でしかも半導体ディスク装置全体としての寿命を長くすることができる。

【図面の簡単な説明】

【図 1】 この発明の第 1 実施例に係る半導体ディスク装置を示すブロック図。

【図 2】 同第 1 実施例の半導体ディスク装置に設けられている第 1 のフラッシュ EEPROM チップの書き込み単位/消去単位を説明するための図。

【図 2】



【図 3】 同第 1 実施例の半導体ディスク装置に設けられている第 2 のフラッシュ EEPROM チップの書き込み単位/消去単位を説明するための図。

【図 4】 同第 1 実施例の半導体ディスク装置に設けられているアドレス変換回路の構成の一例を示すブロック図。

【図 5】 同第 1 実施例の半導体ディスク装置に設けられている第 1 の変換テーブルの内容を示す図。

【図 6】 同第 1 実施例の半導体ディスク装置に設けられている第 2 の変換テーブルの内容を示す図。

【図 7】 同第 1 実施例の半導体ディスク装置の動作を説明するフローチャート。

【図 8】 この発明の第 2 実施例に係る半導体ディスク装置を示すブロック図。

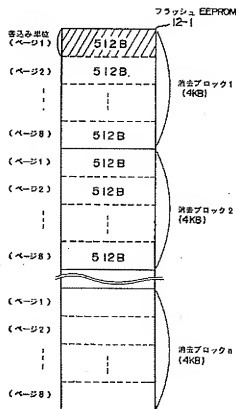
【図 9】 同第 2 実施例の半導体ディスク装置に設けられている変換テーブルの内容を示す図。

【図 10】 同第 2 実施例の半導体ディスク装置の動作を説明するフローチャート。

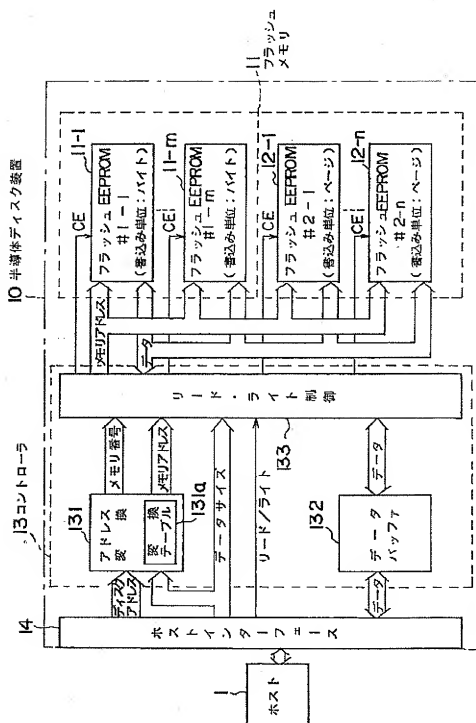
【符号の説明】

10...半導体ディスク装置、11...フラッシュメモリ、13...コントローラ、14...ホストインターフェース、131...アドレス変換回路、131a...変換テーブル、132...データバッファ、133...リード・ライト制御回路。

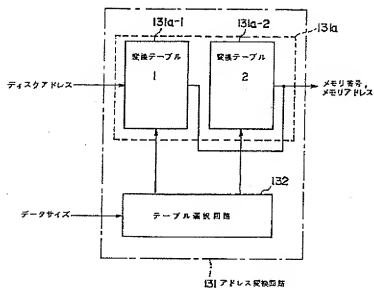
【図 3】



【図1】



【図 4】



【図 5】

131a-1 変換テーブル 1

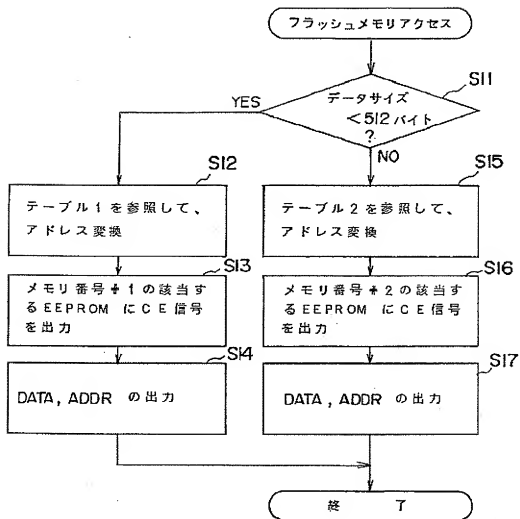
HD アドレス				Flash アドレス	
ドライバ NO.	ヘッド NO.	シリンダ NO.	セクタ NO.	メモリ NO.	メモリアドレス
⋮	⋮	⋮	⋮	# 1 - 1	⋮
⋮	⋮	⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮	# 1 - 1	⋮
<hr/>					
⋮	⋮	⋮	⋮	# 1 - m	⋮
⋮	⋮	⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮	# 1 - m	⋮

【図 6】

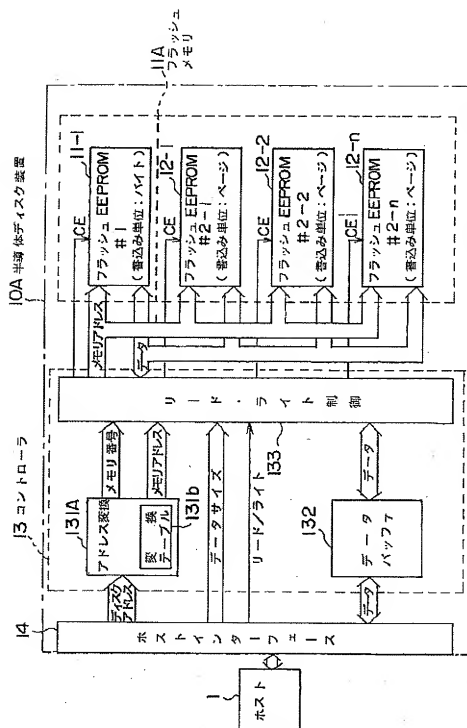
131a-2 変換テーブル 2

HD アドレス				Flash アドレス	
ドライバ NO.	ヘッド NO.	シリンダ NO.	セクタ NO.	メモリ NO.	メモリアドレス
⋮	⋮	⋮	⋮	# 2 - 1	⋮
⋮	⋮	⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮	# 2 - 1	⋮
<hr/>					
⋮	⋮	⋮	⋮	# 2 - n	⋮
⋮	⋮	⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮	# 2 - n	⋮

【図7】



【図8】



【図9】

131b 変換テーブル

HD アドレス				Flash アドレス	
ドライブ NO.	ヘッド NO.	セクタ NO.	セクタ NO.	メモリ NO.	メモリ内アドレス
FAT 領域 アドレス				#1	
				#1	
				#1	
				#1	
データ領域 アドレス				#2-1	
				#2-1	
				#2-1	
				#2-1	
				#2-1	
				#2-1	
				#2-1	
				#2-1	
				#2-n	
				#2-n	
				#2-n	

【図10】

